

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-74668

(43) 公開日 平成10年(1998) 3月17日

(51) Int. Cl. ⁶

H01G 9/004
9/052
9/08

識別記号

庁内整理番号

F I

H01G 9/05
9/08

技術表示箇所

C
K
C

審査請求 未請求 請求項の数 8 O L (全17頁)

(21) 出願番号

特願平8-230749

(22) 出願日

平成8年(1996) 8月30日

(71) 出願人 000116024

ローム株式会社

京都府京都市右京区西院溝崎町21番地

(72) 発明者 栗山 長治郎

京都市右京区西院溝崎町21番地 ローム株式会社内

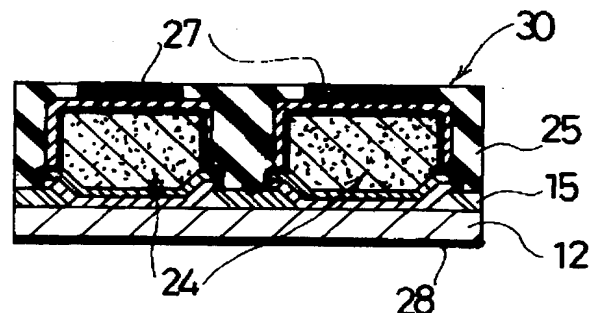
(74) 代理人 弁理士 石井 曉夫 (外2名)

(54) 【発明の名称】 アレイ型固体電解コンデンサの構造及びその製造方法

(57) 【要約】

【課題】 金属粉末の焼結体を要素とするコンデンサ素子24の複数個を、一つの部品として並べて一体的にパッケージして成るいわゆるアレイ型固体電解コンデンサ30において、その小型化と、大容量化とを図る。

【手段】 チップ基板片12と、このチップ基板片の上面に並べて装着された金属粉末による焼結チップ体21の複数個と、前記各チップ体の各々に形成した誘電体膜22及び固体電解質層23と、前記各チップ体における固体電解質層の一部を露出するようにして前記各チップ体を包み込む被覆樹脂25と、前記各チップ体における固体電解質層のうち前記被覆樹脂からの露出部分に形成した陰極側端子電極膜27と、前記各チップ体の金属粉末に電気的に導通するように前記チップ基板片に形成した陽極側端子電極膜28とを備えている。



Best Available Copy

【特許請求の範囲】

【請求項 1】チップ基板片と、このチップ基板片の上面に並べて装着された金属粉末による焼結チップ体の複数個と、前記各チップ体の各々にその金属粉末と誘電体膜を介して電氣的に絶縁された状態で形成した固体電解質層と、前記各チップ体における固体電解質層の一部を露出するようにして前記各チップ体を包み込む被覆樹脂と、前記各チップ体における固体電解質層のうち前記被覆樹脂からの露出部分に電氣的に導通するように形成した陰極側端子電極膜と、前記各チップ体の金属粉末に電氣的に導通するように前記チップ基板片に形成した陽極側端子電極膜とを備えていることを特徴とするアレイ型固体電解コンデンサの構造。

【請求項 2】前記請求項 1 において、前記陽極側端子電極膜はチップ基板片の下面に形成されており、前記陰極側端子電極膜はチップ体の上面に形成されており、前記被覆樹脂が前記各チップ体の全側面を覆うように形成されていることを特徴とするアレイ型固体電解コンデンサの構造。

【請求項 3】前記請求項 1 において、前記チップ基板片は各チップ体の箇所に充填用孔を備えており、前記各チップ体の金属粉末は前記充填用孔内にまで充填されていることを特徴とするアレイ型固体電解コンデンサの構造。

【請求項 4】前記請求項 3 において、前記チップ基板片の充填用孔が貫通孔の形態であり、この貫通孔内にある金属粉末の部分に前記チップ基板片における陽極側端子電極膜が接合されていることを特徴とするアレイ型固体電解コンデンサの構造。

【請求項 5】前記請求項 1 において、前記チップ基板片は少なくとも厚さ方向に導電性を有する材料であり、このチップ基板片の上面に、当該チップ基板片と固体電解質層と電氣的に絶縁するための絶縁層が、前記各チップ体の周囲を囲うように形成されていることを特徴とするアレイ型固体電解コンデンサの構造。

【請求項 6】複数個のチップ基板片に対応する大きさの素材基板を用意する工程と、この素材基板の各チップ基板片の各々に金属粉末による多孔質のチップ体を複数個ずつ固め成形する工程と、この各チップ体を加熱して焼結する工程と、前記各チップ体における金属粉末に誘電体膜を形成する工程と、前記各チップ体における誘電体膜の表面に固体電解質層を形成する工程と、前記各チップ体の少なくとも側面に被覆樹脂を塗布する工程と、前記各チップ体における固体電解質層に陰極側端子電極膜を形成するとともに、前記素材基板の下面のうち少なくとも各チップ基板片の箇所に陽極側端子電極膜を形成する工程と、前記素材基板を、複数個のチップ体を含む各チップ基板片ごとに切断する工程とを含むことを特徴とするアレイ型固体電解コンデンサの製造方法。

【請求項 7】前記請求項 6 において、前記素材基板に

は、各チップ基板片における各チップ体の箇所にごとに充填用貫通孔を備えており、前記各チップ片を形成する工程では、金属粉末を前記貫通孔内に充填することを特徴とするアレイ型固体電解コンデンサの製造方法。

【請求項 8】前記請求項 6 において、前記素材基板は少なくとも厚さ方向に導電性を有する材料からなっており、前記各チップ体に固め形成する工程の前に、前記素材基板の上面における前記各チップ体が固め形成されるべき部分の周囲を囲うように絶縁層を形成する工程を更に含んでいることを特徴とするアレイ型固体電解コンデンサの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、タンタル固体電解コンデンサ等の固体電解コンデンサのうち、弁金属粉末の焼結体を要素とするコンデンサ素子の複数個を、一つの部品として並べて一体的にパッケージして成るいわゆるアレイ型固体電解コンデンサの構造と、その製造方法とに関するものである。

【0002】

【従来の技術】タンタル固体電解コンデンサ等の固体電解コンデンサのうち、弁金属粉末の焼結体を要素とするコンデンサ素子の複数個を、一つの部品として並べて一体的にパッケージして成るいわゆるアレイ型固体電解コンデンサは、米国特許第4,097,916号明細書の第3図、特開平4-3406号公報及び特開平6-20891号公報の図11等に記載されている。

【0003】そして、この種のアレイ型固体電解コンデンサは、電気機器における回路基板に、複数個の固体電解コンデンサを使用する場合に、一つのコンデンサ素子のみをパッケージした固体電解コンデンサの複数個を実装するよりも、実装に要する手数を低減できると共に、実装面積を縮小することができる等の利点がある。また、複数個のコンデンサ素子を並列状に接続して一体的にパッケージしたアレイ型固体電解コンデンサの場合には、コンデンサ素子における陰極側の電気抵抗を低減できることから、これと同じ静電気容量のコンデンサを一つのコンデンサ素子にて構成した場合よりも、高周波域におけるインピーダンスを低くできる利点がある。

【0004】そして、前記した従来のアレイ型固体電解コンデンサは、そのいずれも、以下に述べるようにして製造されるコンデンサ素子Aを使用している。すなわち、先づ、図85に示すように、タンタル等のような弁金属の粉末を、タンタル等の金属製の陽極ワイヤA2が突出する多孔質のチップ体A1に固め成形したのち、焼結する。

【0005】次いで、図86に示すように、このチップ体A1をりん酸水溶液等の化成液に浸漬した状態で、陽極棒A2と化成液との間に直流電流を印加して陽極酸化を行う。この結果、チップ体A1における金属粒子の表

10

20

30

40

50

面に、五酸化タンタル等の誘電体膜 A 3 が形成される。次いで、前記チップ体 A 1 を硝酸マンガン水溶液に浸漬して、硝酸マンガン水溶液をチップ体 A 1 の内部まで浸透したのち引き揚げて焼成する工程を複数回にわたって繰り返す。この結果、前記誘電体膜 A 3 の表面に、二酸化マンガン等の金属酸化物による固体電解質層 A 4 が形成される。

【0006】最後に、前記チップ体 A 1 における固体電解質層 A 4 の表面に、グラファイト層形成処理を行った後、銀又はニッケル等の金属膜等によって構成される陰極膜 A 5 を形成する。これによって、コンデンサ素子 A が得られる。以上のように、固体電解コンデンサにおいては、そのコンデンサ素子 A を製造する上で、チップ体 A 1 から突出する陽極ワイヤ A 2 は不可欠であり、陽極ワイヤ A 2 を除去することができないのである。

【0007】

【発明が解決しようとする課題】このため、前記した従来におけるアレイ型固体電解コンデンサにおいては、前記きょうにして製造されたコンデンサ素子 A の複数個を並べたのち、各コンデンサ素子におけるチップ体 A 1 及びこれから突出する陽極ワイヤ A 2 を含んだ状態で、これらを包み込むように、合成樹脂製のパッケージ体にて一体的にモールド成形するように構成しなければならない。

【0008】従って、各コンデンサ素子を包み込むようにモールド成形されるパッケージ体の大きさが、コンデンサ素子 A におけるチップ体 A 1 の大きさに比べて、当該チップ体 A 1 から陽極ワイヤ A 2 が突出する分だけ大きくなり、コンデンサ全体の体積に対するコンデンサ素子 A におけるチップ体 A 1 の体積の割合が小さく、体積効率が低くなる。更に、前記各コンデンサ素子 A におけるチップ体 A 1 の有効体積が、当該チップ体 A 1 に前記陽極ワイヤ A 2 の一部が埋設されている分だけ小さくなる。これらの要因により、従来のアレイ型固体電解コンデンサは、単位体積当たりの容量を大きくすることが困難であり、重量も大きくなるという問題があった。

【0009】しかも、前記従来のアレイ型固体電解コンデンサにおいては、複数個のコンデンサ素子 1 を合成樹脂製のパッケージ体にて包み込むようにモールド成形するとき、各コンデンサ素子 A におけるチップ体 A 2 に大きいストレスが作用することにより、漏れ電流 (LC) が増大したり、絶縁不良が発生したりする頻度が高い。そのため、製造に際しての不良品の発生率が高く、歩留り率が低い。

【0010】また、従来において、複数のコンデンサ素子 A を同時に製造する場合、前記したように、複数の焼結チップ体から突出する各陽極ワイヤ A 2 をタンタル等の金属棒に対して取付け、この状態で、化成液に浸漬しての陽極酸化による誘電体膜 A 3 の形成、硝酸マンガン水溶液に浸漬しての固体電解質層 A 4 の形成、グラファ

イト層の形成、及び陰極膜 A 5 の形成等の各種の工程を行ったのち、各コンデンサ素子 A を、前記金属棒から切り離すようにしている。

【0011】従って、一本の金属棒を使用して製造することができるコンデンサ素子 A の個数には限りがあり、大幅に多くすることができず、大量生産することは困難であり、これに加えて、このようにしたコンデンサ素子 A の複数個を、一つの部品に組み込むための工程も必要であるから、前記製造に際しての歩留り率が低いことと相俟って、製造コストが大幅にアップするという問題があった。

【0012】本発明における第 1 の技術的課題は、これらの問題を解消できるようにしたアレイ型固体電解コンデンサを提供することにある。本発明における第 2 の技術的課題は、そのようなアレイ型固体電解コンデンサの製造方法を提供することにある。

【0013】

【課題を解決するための手段】本発明は第 1 の技術的課題を達成するために、「チップ基板片と、このチップ基板片の上面に並べて装着された金属粉末による焼結チップ体の複数個と、前記各チップ体の各々にその金属粉末と誘電体膜を介して電気的に絶縁された状態で形成した固体電解質層と、前記各チップ体における固体電解質層の一部を露出するようにして前記各チップ体を包み込む被覆樹脂と、前記各チップ体における固体電解質層のうち前記被覆樹脂からの露出部分に電気的に導通するように形成した陰極側端子電極膜と、前記各チップ体の金属粉末に電気的に導通するように前記チップ基板片に形成した陽極側端子電極膜とを備えていることを特徴とするアレイ型固体電解コンデンサの構造。」を提供するものである。

【0014】また、本発明は、前記第 2 の技術的課題を達成するために、「複数個のチップ基板片に対応する大きさの素材基板を用意する工程と、この素材基板の各チップ基板片の各々に金属粉末による多孔質のチップ体を複数個ずつ固め成形する工程と、この各チップ体を加熱して焼結する工程と、前記各チップ体における金属粉末に誘電体膜を形成する工程と、前記各チップ体における誘電体膜の表面に固体電解質層を形成する工程と、前記各チップ体の少なくとも側面に被覆樹脂を塗布する工程と、前記各チップ体における固体電解質層に陰極側端子電極膜を形成するとともに、前記素材基板の下面のうち少なくとも各チップ基板片の箇所に陽極側端子電極膜を形成する工程と、前記素材基板を、複数個のチップ体を含む各チップ基板片ごとに切断する工程とを含むことを特徴とするアレイ型固体電解コンデンサの製造方法。」を提供するものである。

【0015】

【発明の作用・効果】前記した本発明の構造によると、一つのアレイ型固体電解コンデンサを構成する各コンデ

ンサ素子の側面を被覆樹脂にて覆うのみで良く、しかも、前記各コンデンサ素子におけるチップ体から突出する陽極ワイヤを廃止することができる。従って、各コンデンサ素子におけるチップ体の有効体積が陽極棒のために減少することがないから、全体の体積に対するチップ体の体積の割合を、陽極ワイヤ付きコンデンサ素子の複数個を使用した従来のアレイ型固体電解コンデンサに比べて確実に大きくすることができ、大幅な体積効率の向上と小型化を実現できるのである。

【0016】前記チップ基板片のうち各チップ体の箇所10に充填用孔を設け、この充填用孔内にも各チップ体における金属粉末を充填してもよい。この構成により、前記チップ体の体積が増大し、体積効率をより高くできるから、単位体積当たりの固体電解コンデンサの容量を大きくできる。特に、充填用孔を貫通孔とする場合には、この貫通孔に充填された金属粉末の部分に、チップ基板片の下面における陽極側端子電極膜を直接接合させて、チップ体における体積を更に増大できると共に、チップ体の金属粉末と陽極側端子電極膜との電氣的導通の確実性を向上できるのである。

【0017】前記チップ基板片を、少なくとも厚さ方向に導電性を有する材料で構成して、このチップ基板片に、各チップ体における金属粉末を電氣的に接合すると共に、陽極側端子電極膜を形成してもよい。この場合、前記チップ基板片自体が、従来における陽極棒の代わりになるから、体積効率を向上する上で有効である。また、前記チップ基板片の上面に、各チップ体の周囲を囲うように絶縁層を形成すれば、陽極側のチップ基板片と陰極側の固体電解質層とを電氣的に絶縁することができるから、その間に電流の短絡が発生することを確実に防15止できる。

【0018】次に、本発明の製造方法によると、金属粉末をチップ体に固め形成する工程と、このチップ体を加熱・焼結する工程とを、一つの素材基板について複数個同時に行うことができる。しかも、その後の誘電体膜の形成、固体電解質層の形成、被覆樹脂の塗布、陽極側端子電極膜の形成、及び陰極用端子電極膜の形成も複数のチップ体を素材基板に接合した状態で一挙に行うことができる。そして、最後に素材基板を各チップ体の間において各チップ基板片ごとに切断するだけで、複数のアレ20イ型固体電解コンデンサを同時に製造することができるのである。従って、従来のように複数個のアレイ型固体電解コンデンサを別々に製造するものに比べて、本発明の製造方法は大量生産に適するのである。

【0019】加えて、各チップ体の少なくとも側面に被覆樹脂を塗布することにより、コンデンサ素子を合成樹脂製のモールド部にてパッケージする従来の製造方法比25べ、漏れ電流(LC)が増大したり、絶縁不良が発生したりする頻度を確実に低減できる。従って、本発明の製造方法は、不良品の発生率を低くできるから、前記大量

生産に適することと相俟って、製造コストを大幅に低減できるという効果を有する。

【0020】

【発明の実施の形態】以下、本発明の実施の形態を、添付した図面について説明する。図1～図37は、本発明の第1の実施形態を示す。この第1の実施形態においては、シリコン製の素材基板を使用して図34～図37に示すようなアレイ型のタンタル固体電解コンデンサ30が製造される。

【0021】第1の実施形態によれば、まず、図1に示すように、厚さ方向に導電性を有するようにしたシリコン製の素材基板11を用意する。この素材基板11は、幅寸法がWで長さ寸法がLの矩形状に形成したチップ基板片12の複数個を一体的に含む大きさに構成されている。後述するように、素材基板11は、最終の工程において、縦方向の切断線13及び横方向の切断線14に沿って切断されたときに、複数のチップ基板片12を与える。

【0022】次に、図2に示すように、前記素材基板1120上に、熱酸化処理、PVスパッタ又はプラズマCVD等にてシリコンの酸化膜又は窒化膜等のような絶縁膜15を形成する。次いで、図3、図4及び図5に示すように、前記絶縁膜15のうち各チップ基板片12に対応する部分に、矩形状の接合孔16を、例えば公知のフォトリソ法にて、一つのチップ基板片12について複数個(本実施形態においては二個)ずつ穿設する。

【0023】このフォトリソ法は、前記絶縁膜15の上面にフォトレジスト膜を形成するステップと、このフォトレジスト膜に前記接合孔16と同じ形状の抜き窓を備えたフォトリソマスクを載せるステップと、このようにマスクされたフォトレジスト膜を露光したのち現像処理して、前記フォトレジスト膜のうち前記抜き窓に対応する部分を除去するステップと、この状態で絶縁膜15をエッチング処理することにより、この絶縁膜15のうち前記抜き窓に対応する部分をエッチング液にて溶解除去して前記接合孔16を形成するステップと、を含む。

【0024】次いで、図6及び図7に示すように、前記素材基板11の各チップ基板片12上の前記各接合孔16内の部分に、タンタル珪化物の薄膜17をスパッタリング等にて形成する。次いで、図8及び図9に示すように、この各薄膜17上に、接合層として、タンタルによる接合用金属層18を、同じくスパッタリング等にて形成する。

【0025】次いで、図10、図11及び図12に示すように、前記素材基板11における上面の全体にわたって、合成樹脂樹脂等による枠型層19を比較的厚い厚さに形成する。次に、図13、図14及び図15に示すように、前記枠型層19のうち前記各チップ基板片12における各接合孔16の各々に対応する部分に、成形孔20を、フォトリソ法等にて穿設する。但し、図13～図

15の工程に代えて、素材基板11上に、予め成形孔20を穿設した枠型層19を張り付けるようにしても良い。

【0026】次に、図16、図17及び図18に示すように、前記枠型層19における各成形孔20内に、予めバインダーを混合したタンタル粉末の適宜量を充填して、突き固めることによって、多孔質のチップ体21を成形した上で、前記バインダーを加熱等にて除去するための脱バインダー処理を行う。次に、図19、図20及び図21に示すように、前記枠型層19を、剥離又はエッチング等の適宜手段にて除去することにより、多孔質のチップ体21を、素材基板11における各チップ基板片12の各々について複数個ずつ形成する。なお、前記脱バインダー処理は、この枠型層19を除去する工程の後に行うようにしても良い。

【0027】次いで、素材基板11を、その上に形成された関連部分とともに、真空式加熱炉（図示せず）に入れ、真空中においてタンタルの焼結温度まで加熱する。この結果、各チップ体21を構成するタンタル粉末が焼結すると同時に、タンタルからなる前記接合用金属層18に融着し、各チップ体21は、素材基板11における各チップ基板片12に対して電氣的に接続される。

【0028】この焼結工程において、タンタルによる接合用金属層18の下地としてのタンタル珪化物の薄膜17は次のような作用を営む。すなわち、タンタル珪化物の薄膜17がないとすると、焼結時の加熱により、接合用金属層18中のタンタルがシリコン製素材基板11中に異常に拡散することになり、タンタル粉末からなるチップ体21のシリコン製素材基板11に対する接合強度が大幅に低下することになる。これに対し、タンタル珪化物の薄膜17を介在させることにより、接合用金属層18から素材基板11へのタンタルの拡散を防止して、チップ体21の素材基板11に対する接合の確実性及び安定性を確保することができる。

【0029】次に、前記素材基板11を、その上に形成された関連部分とともに、りん酸水溶液等の化成液（図示せず）に浸漬した上で、前記素材基板11と化成液との間に直流電流を印加して陽極酸化を行うことにより、図22及び図23に示すように、前記各チップ基板片12における各チップ体21におけるタンタル粒子の表面と、前記薄膜17及び接合用金属層18の露出部分の表面とに、五酸化タンタルの誘電体膜22が形成される。

【0030】次いで、前記素材基板11における各チップ基板片12の各チップ体21を硝酸マンガン水溶液（図示せず）に浸漬して、硝酸マンガン水溶液をチップ体21の内部まで浸透させるステップと、その後各チップ体21を硝酸マンガン水溶液から引き揚げて焼成するステップと、を複数回にわたって繰り返すことにより、図24及び図25に示すように、五酸化タンタルの誘電体膜22の表面に二酸化マンガンの固体電解質層2

3が形成されたコンデンサ素子24が得られる。

【0031】なお、前記した固体電解質層23を、例えば特開昭60-37114号公報及び特開平1-253226号公報に記載されたような導電性電解質高分子にして、化学重合方法、電解酸化重合方法又は気相重合方法等にて形成することもできる。次いで、前記各コンデンサ素子24の表面全体に、コーティング用グラファイト層（図示せず）を施した後、前記素材基板11における上面の全体に、図26、図27及び図28に示すように、ポリイミド樹脂又はエポキシ樹脂等のような合成樹脂製の被覆樹脂25を、前記各コンデンサ素子24の表面全体を覆うように形成する。

【0032】次いで、図29、図30及び図31に示すように、前記被覆樹脂25のうち各コンデンサ素子24の上面に該当する部分に、抜き孔26をフォトリソ法等により穿設する。次いで、図32及び図33に示すように、前記各コンデンサ素子24の上面の各々に、下地のニッケル層と上層の半田層とから成る陰極用端子電極膜27をスパッタリング等にて形成する。この陰極用端子膜27が各コンデンサ素子24における固体電解質層23に前記グラファイト層を介して電氣的に導通する。

【0033】一方、同じく図32及び図33に示すように、前記素材基板11の下面に、下地のニッケル層と上層の半田層とから成る陽極用端子電極膜28をスパッタリング等にて形成する。最後に、同じく図32及び図33に示すように、素材基板11及び前記被覆樹脂25を、各切断線13、14に沿って高速回転するカッター29等にて切断することにより、各チップ基板片12ごとに分割する。

【0034】この結果、図34、図35及び図36に示すような構造のアレイ型タンタル固体電解コンデンサ30を、一枚の素材基板11から複数個を同時に得ることができる。このアレイ型タンタル固体電解コンデンサ30は、その幅寸法はWで、長さ寸法はLで、高さ寸法はHで、その下面側に一つの陽極側端子電極膜28を、上面側に複数個の複数個（二個）の陰極側端子電極膜27を備えたチップ状であり、その等価回路は、図37に示すように、一つの陽極側端子電極膜28と、複数個（二個）の陰極側端子電極膜27との間の各々に、チップ体21によるコンデンサ素子24を設けた形態である。

【0035】そして、このアレイ型タンタル固体電解コンデンサ30は、チップ基板片12と、このチップ基板片12上に並べて形成されたタンタル粉末焼結チップ体21の複数個（本実施形態では二個）と、この各チップ体21のタンタル粒子に対して誘電体層22を介して電氣的に絶縁して形成した固体電解質層23とを含む。更に、このアレイ型タンタル固体電解コンデンサ30は、前記チップ体21における固体電解質層23の上面の中央部を除いて前記各チップ体21を一斉に覆う被覆樹脂25と、前記各チップ体21における固体電解質層23

の露出部分に電氣的に導通するように形成した複数の陰極側端子電極膜27と、前記チップ基板片12の下面に形成した一つの陽極側端子電極膜28とを含んでい

る。
【0036】また、前記各チップ体21のタンタル粒子はタンタル珪化物の薄膜17、接合用金属層18及びチップ基板片12を介して一つの陽極側端子電極膜28と導通する。一方、タンタル固体電解コンデンサ30における陽極側と陰極側との間の電気絶縁性は、チップ基板片12の上面に形成した絶縁膜15により確保されてい

る。
【0037】本発明の前記第1の実施形態は図38、図39及び図40に示すように変形しても良い。すなわち、図38及び図39に示すように、各コンデンサ素子24における固体電解質層23の露出部分に形成する陰極側端子電極膜を、各コンデンサ素子24の各々に電氣的に同時に導通する一つの共通陰極側端子電極膜27'に形成することにより、図40に示す等価回路のように、一つの陽極側端子電極膜28と、一つの陰極側端子電極膜27'との間に、複数のコンデンサ素子24を並列状に設けた形態にすることができる。

【0038】次に、図41～図52は、本発明の第2の実施形態を示している。この第2の実施形態では、タンタル製の素材基板を用いて、複数のコンデンサ素子を備えたアレイ型のタンタル固体電解コンデンサ30a

(図51及び図52)が製造される。この第2の実施形態によれば、まず、図41及び図42に示すように、複数のチップ基板片12aに対応する大きさを有するタンタル製の素材基板11aを用意して、この素材基板11a上に、熱酸化処理、PVスパッタ又はプラズマCVD等にて酸化膜又は窒化膜等のような絶縁膜15aを形成する。

【0039】次に、図43及び図44に示すように、この絶縁膜15aのうち各チップ基板片12aに対応する部分に、複数の(二個)の接合孔16aをフォトリソ法等にて穿設する。この結果、各接合孔16a内に、前記素材基板11aにおける地肌による接合面18aが露出される。次いで、図45及び図46に示すように、前記各接合孔16a内において、前記第1の実施形態の場合と同様に、タンタル粉末をチップ体21aに固め成形して、脱バインダー処理を施したのち、素材基板11aを真空式加熱炉(図示せず)に入れて、真空中にてタンタルの焼結温度まで加熱する。この結果、各チップ体21aにおけるタンタル粉末は、焼結すると同時に、前記接合面18aに融着して、素材基板11aに接合される。

【0040】以上の工程に引き続いては、前記第1の実施形態の場合と同様の工程が行われる。これらの工程は、前記各チップ体21aに対する五酸化タンタルの誘電体膜22aの形成、二酸化マンガニによる固体電解質層23aの形成、コーティング用グラファイト層(図示

せず)の形成を行って各チップ体21aをコンデンサ素子24aにする。

【0041】そして、図47及び図48に示すように、被覆樹脂25aの形成、この被覆樹脂25aに対する抜き孔26aの穿設を行う。次いで、図49及び図50に示すように、各コンデンサ素子24aの上面に対する陰極用端子電極膜27aの形成、素材基板11aの下面に対する陽極用端子電極膜28aの形成を行ったのち、素材基板11a及び被覆樹脂25aを、各切断線13a、14aに沿って高速回転カッター29a等にて切断を行うのである。

【0042】以上の工程により、図51及び図52に示すように、前記第1の実施形態と類似構造のアレイ型タンタル固体電解コンデンサ30aを、一枚の素材基板から同時に製造することができるのである。但し、この第2の実施形態においては、タンタル製の素材基板11aを使用するので、前記第1の実施形態のように、素材基板の上面に、タンタルによる接合用金属層18及びその下地としてのタンタル珪化物の薄膜を形成する必要がなく、素材基板11a自体の表面を接合面18aとして利用することができる。

【0043】なお、前記第1又は第2の実施形態においては、タンタル製の素材基板11aを使用することに代えて、BN(窒化ホウ素)又はSiC(炭化珪素)等の導電物質を混入することによって導電性を付与したセラミック製の素材基板を使用することもできる。すなわち、導電性セラミック製の素材基板の上面にタンタルによる接合用金属層をスパッタリング等にて形成し、以後は、前記第1又は第2の実施形態と全く同様の方法で、アレイ型タンタル固体電解コンデンサ30aを製造するものであり、この方法によると、導電性セラミック製の素材基板を使用するので、前記第2の実施形態のようにタンタル製の素材基板を使用する場合に比べ、材料費を節約して、製造コストの低減を図ることができるという利点がある。

【0044】なお、この場合においても、導電性セラミック製の素材基板上に、前記第1及び第2の実施形態と同様の絶縁層15又は15aを形成しても良い。更に、図53～図63は、本発明の第3の実施形態を示す。この第3の実施形態においては、シリコン、タンタル又は導電性セラミック等のように少なくとも厚さ方向に導電性を有する材料からなる素材基板11bを使用して、複数のコンデンサ素子を備えたアレイ型タンタル固体電解コンデンサ30bが、更に大容量の形態にして製造される。

【0045】すなわち、図53、図54及び図55に示すように、前記素材基板11b上に絶縁膜15bを形成した後、この絶縁膜15bのうち各チップ基板片12bに対応する部分に接合孔16bを複数の(二個)ずつ穿設する。更に、前記素材基板11bにおける各チップ基

板片12bのうち前記各接合孔16bの箇所に充填用貫通孔32を穿設する。

【0046】次に、図56及び図57に示すように、前記素材基板11bの下面に、前記各充填用貫通孔32を塞ぐためにフィルム33を貼着した後、前記第1の実施形態と同様の方法で、素材基板11b上でタンタル粉末をチップ体21bに固め形成して、そのタンタル粉末が前記充填用各貫通孔32内にも充填されるようにする。前記フィルム33は、チップ体21bに固め成形した後に除去する。

【0047】以上の工程に引き続き行われる工程は、前述した各実施形態の場合と同様である。これらの工程は、図58及び図59に示すように、各チップ体21bの焼結工程、各チップ体21bに対する誘電体膜22bの形成工程、固体電解質層23bの形成工程、及びコーティング用グラファイト層を形成してコンデンサ素子24bにする工程を含む。更に、図60及び図61に示すように、被覆樹脂25bの形成工程、陰極用端子電極膜27bの形成工程、及び陽極用端子電極膜28bの形成工程を経たのち、素材基板11b及び被覆樹脂25bを、各切断線13b、14bに沿って高速回転カッター29b等にて切断を行うのである。

【0048】これにより、図62及び図63に示すような構造のアレイ型タンタル固体電解コンデンサ30bが、一枚の素材基板11bから複数個同時に製造される。以上述べた第3の実施形態によると、各チップ体21bにおけるタンタル粉末が、チップ基板片12bにおける充填用貫通孔32内にも充填されるから、その分だけチップ体21bの体積を増大して、アレイ型タンタル固体電解コンデンサ30bの大容量化を図ることができる。また、充填用貫通孔32に突入するチップ体21bの部分がチップ基板片12bに対するチップ体21bの接合強度を高めるといふ付加的効果も得られる。

【0049】この第3の実施形態において、充填用貫通孔32は有底孔（又は凹部）に置き換えてもよい。但し、貫通孔32とすることにより、チップ基板片12bの下面に形成した陽極用端子電極膜28bを、前記チップ体21bにおけるタンタル粉末に、チップ基板片12bを介することなく直接且つ確実に電気接合することができる。

【0050】そして、図64～図75は、本発明の第4の実施形態を示す。この第4の実施形態においては、セラミック等のような絶縁材製の素材基板を使用して大容量のアレイ型タンタル固体電解コンデンサ30cの複数個が同時に製造される。この第4の実施形態によれば、先ず、図64、図65及び図66に示すように、複数のチップ基板片12cに対応する大きさの絶縁セラミック材製の素材基板11cを用意して、この素材基板11cにおける各チップ基板片12cの箇所の各々に、充填用貫通孔32aを穿設しておく。

【0051】次いで、図67及び図68に示すように、前記素材基板11cの下面に、前記各充填用貫通孔32aを塞ぐためにフィルム33aを貼着した後、前記第1の実施形態と同様の方法で、素材基板11c上でタンタル粉末をチップ体21cに固め形成して、そのタンタル粉末が前記各充填用貫通孔32a内にも充填されるようにする。前記フィルム33aは、チップ体21cに固め成形した後に除去する。

【0052】以上の工程に引き続き行われる工程は、前述した各実施形態の場合と同様である。これらの工程は、図69及び図70に示すように、各チップ体21cの焼結工程、各チップ体21cに対する誘電体膜22cの形成工程、固体電解質層23cの形成工程、及びコーティング用グラファイト層を形成してコンデンサ素子24cにする工程を含む。更に、図71及び図72に示すように、被覆樹脂25cの形成工程、陰極用端子電極膜27cの形成工程、及び陽極用端子電極膜28cの形成工程を経たのち、素材基板11c及び被覆樹脂25cを、各切断線13c、14cに沿って高速回転カッター29c等にて切断を行うのである。

【0053】これにより、図73、図74及び図75に示すように、前記第1の実施形態と同じ構造のアレイ型タンタル固体電解コンデンサ30cを、一枚の素材基板11cから複数個ずつ同時に製造できるのである。以上の第4の実施形態は、各チップ体21cのタンタル粉末がチップ基板片12cにおける充填用貫通孔32a内にも充填されていることにより、アレイ型タンタル固体電解コンデンサ30cの大容量化を図ることができる点は第3の実施形態と同様である。

【0054】これに加えて、第4の実施形態では、チップ基板片12cが、セラミック等のような絶縁体製であることにより、チップ基板片12c上に別途に絶縁層を設けなくとも、コンデンサ素子24dの陽極側と陰極側とを電気的に確実に絶縁することができる。従って、チップ基板片12dを導電体製にする場合よりもコストの低減と、軽量化とを図ることができる利点がある。

【0055】この第4の実施形態においては、チップ基板片12cが、セラミック等のような絶縁体製であることにより、アレイ型タンタル固体電解コンデンサ30cを、以下に述べるようなバリエーションとすることができる。すなわち、図76及び図77に示すように、チップ基板片12cの下面に形成する陽極用端子電極膜を、各コンデンサ素子24cの各々について独立した単独の陽極用端子電極膜28c'にすることにより、図78に示す等価回路のように、二つの陽極側端子電極膜28c'と、二つの陰極側端子電極膜27cとの間の各々にコンデンサ素子24cを設けた並列構成の形態にすることができる。

【0056】また、図79及び図80に示すように、チップ基板片12cの下面に形成する陽極用端子電極膜

を、各コンデンサ素子 24c の各々について独立した単独の陽極用端子電極膜 28c' にすることに加えて、各コンデンサ素子 24c における固体電解質層 23c の露出部分に形成する陰極側端子電極膜を、各コンデンサ素子 24c の各々に電氣的に同時に導通する一つの共通陰極側端子電極膜 27c' に形成することにより、図 81 に示す等価回路のように、二つの陽極側端子電極膜 28c' と、一つの陰極側端子電極膜 27c' との間に、複数のコンデンサ素子 24c を並列状に設けた形態にすることができる。

【0057】更にまた、図 82 及び図 83 に示すように、各コンデンサ素子 24c における固体電解質層 23c の露出部分に形成する陰極側端子電極膜を、各コンデンサ素子 24c の各々に電氣的に同時に導通する一つの共通陰極側端子電極膜 27c' に形成することにより、図 84 に示す等価回路のように、一つの陽極側端子電極膜 28c と、一つの陰極側端子電極膜 27c' との間に、複数のコンデンサ素子 24c を並列状に設けた形態にすることができる。

【0058】なお、前記した各実施形態は、全て、アレ
イ型固体電解コンデンサを、二つのコンデンサ素子にて
構成した場合を示すしたが、本発明はこれに限らず、三
つの以上のコンデンサ素子を使用してアレイ型固体電解
コンデンサを構成する場合にも適用できることは言うま
でもない。

【図面の簡単な説明】

【図 1】本発明の第 1 の実施形態に使用する素材基板の斜視図である。

【図 2】前記素材基板の上面に絶縁層を形成した状態を示す斜視図である。

【図 3】前記素材基板の絶縁層に接合孔を穿設した状態を示す斜視図である。

【図 4】図 3 の I V-I V 視拡大断面図である。

【図 5】図 3 の V-V 視拡大断面図である。

【図 6】前記第 1 の実施形態において前記接合孔内にタ
ンタルの珪化物による薄膜を形成した状態を示す拡大断
面図である。

【図 7】図 6 の V I I-V I I 視断面図である。

【図 8】前記タンタルの珪化物による薄膜上に接合用金
属膜を形成した状態を示す拡大断面図である。

【図 9】図 8 の I X-I X 視断面図である。

【図 10】前記第 1 の実施形態において前記素材基板上
に型枠層を形成した状態を示す斜視図である。

【図 11】図 10 の X I-X I 視拡大断面図である。

【図 12】図 10 の X I I-X I I 視拡大断面図であ
る。

【図 13】前記型枠層に成形孔を形成した状態を示す斜
視図である。

【図 14】図 13 の X I V-X I V 視拡大断面図であ
る。

【図 15】図 13 の X V-X V 視拡大断面図である。

【図 16】前記型枠層の成形孔内でタンタル粉末にてチ
ップ体を固め成形している状態を示す斜視図である。

【図 17】図 16 の X V I I-X V I I 視拡大断面図で
ある。

【図 18】図 16 の X V I I I-X V I I I 視拡大断面
図である。

【図 19】前記チップ体の固め成形したのち前記型枠層
を除去した状態を示す斜視図である。

10 【図 20】図 19 の X X-X X 視拡大断面図である。

【図 21】図 19 の X X I-X X I 視拡大断面図であ
る。

【図 22】第 1 の実施形態において各チップ体に誘電体
膜を形成した状態を示す拡大断面図である。

【図 23】図 22 の X X I I I-X X I I I 視断面図で
ある。

【図 24】第 1 の実施形態において各チップ体に固体電
解質層を形成した状態を示す拡大断面図である。

【図 25】図 24 の X X V-X X V 視断面図である。

【図 26】第 1 の実施形態において素材基板上に被覆樹
脂を塗着した状態を示す斜視図である。

【図 27】図 26 の X X V I I-X X V I I 視拡大断面
図である。

【図 28】図 26 の X X V I I I-X X V I I I 視拡大
断面図である。

【図 29】第 1 の実施形態において被覆樹脂に抜き孔を
穿設した状態を示す斜視図である。

【図 30】図 29 の X X X-X X X 視拡大断面図であ
る。

30 【図 31】図 29 の X X X I-X X X I 視拡大断面図で
ある。

【図 32】第 1 の実施形態において陰極用端子電極膜及
び陽極用端子電極膜を形成した状態を示す拡大断面図で
ある。

【図 33】図 32 の X X X I I I-X X X I I I 視断面
図である。

【図 34】前記第 1 の実施形態にて製造したアレイ型固
体電解コンデンサを示す斜視図である。

40 【図 35】図 34 の X X X V-X X X V 視断面図であ
る。

【図 36】図 34 の X X X V I-X X X V I 視断面図で
ある。

【図 37】前記第 1 の実施形態にて製造したアレイ型固
体電解コンデンサの等価回路図である。

【図 38】前記第 1 の実施形態の変形例によるアレイ型
固体電解コンデンサを示す拡大縦断正面図である。

【図 39】図 38 の X X X I X-X X X I X 視断面図で
ある。

50 【図 40】前記変形例のアレイ型固体電解コンデンサの
等価回路図である。

【図 4 1】本発明の第 2 の実施形態に使用する素材基板を示す拡大断面図である。

【図 4 2】図 4 1 の XXXXI I - XXXXI I 視断面図である。

【図 4 3】第 2 の実施形態において絶縁層に接合孔を穿設した状態を示す拡大断面図である。

【図 4 4】図 4 3 の XXXXI V - XXXXI V 視断面図である。

【図 4 5】第 2 の実施形態においてチップ体を固め成形したのちこれに誘電体膜と固体電解質層とを形成した状態を示す拡大断面図である。

【図 4 6】図 4 5 の XXXXV I - XXXXV I 視断面図である。

【図 4 7】第 2 の実施形態において被覆樹脂を塗着した状態を示す拡大断面図である。

【図 4 8】図 4 7 の XXXXV I I - XXXXV I I 視断面図である。

【図 4 9】第 2 の実施形態において陰極用端子電極膜及び陽極用端子電極膜を形成した状態を示す拡大断面図である。

【図 5 0】図 4 9 の L - L 視断面図である。

【図 5 1】前記第 2 の実施形態によるアレイ型固体電解コンデンサを示す拡大縦断正面図である。

【図 5 2】図 5 1 の L I I - L I I 視断面図である。

【図 5 3】本発明の第 3 の実施形態に使用する素材基板を示す斜視図である。

【図 5 4】図 5 3 の L I V - L I V 視拡大断面図である。

【図 5 5】図 5 3 の L V - L V 視拡大断面図である。

【図 5 6】第 3 の実施形態においてチップ体を固め成形した状態を示す拡大断面図である。

【図 5 7】図 5 6 の L V I I - L V I I 視断面図である。

【図 5 8】第 3 の実施形態においてチップ体に誘電体膜と固体電解質層とを形成した状態を示す拡大断面図である。

【図 5 9】図 5 8 の L I X - L I X 視断面図である。

【図 6 0】第 3 の実施形態において陰極用端子電極膜及び陽極用端子電極膜を形成した状態を示す拡大断面図である。

【図 6 1】図 6 0 の L X I - L X I 視断面図である。

【図 6 2】前記第 3 の実施形態によるアレイ型固体電解コンデンサを示す拡大縦断正面図である。

【図 6 3】図 6 2 の L X I I I - L X I I I 視断面図である。

【図 6 4】本発明の第 4 の実施形態に使用する素材基板を示す斜視図である。

【図 6 5】図 6 4 の L X V - L X V 視拡大断面図である。

【図 6 6】図 6 4 の L X V I - L X V I 視拡大断面図で

ある。

【図 6 7】第 4 の実施形態においてチップ体を固め成形した状態を示す拡大断面図である。

【図 6 8】図 6 7 の L X V I I I - L X V I I I 視断面図である。

【図 6 9】第 4 の実施形態においてチップ体に誘電体膜と固体電解質層とを形成した状態を示す拡大断面図である。

【図 7 0】図 6 9 の L X X - L X X 視断面図である。

【図 7 1】第 4 の実施形態において陰極用端子電極膜及び陽極用端子電極膜を形成した状態を示す拡大断面図である。

【図 7 2】図 7 1 の L X X I I - L X X I I 視断面図である。

【図 7 3】前記第 4 の実施形態によるアレイ型固体電解コンデンサを示す拡大縦断正面図である。

【図 7 4】図 7 3 の L X X I V - L X X I V 視断面図である。

【図 7 5】前記第 4 の実施形態によるアレイ型固体電解コンデンサの等価回路図である。

【図 7 6】前記第 4 の実施形態の変形例によるアレイ型固体電解コンデンサを示す拡大縦断正面図である。

【図 7 7】図 7 6 の L X X V I I - L X X V I I 視断面図である。

【図 7 8】前記図 7 6 のアレイ型固体電解コンデンサの等価回路図である。

【図 7 9】前記第 4 の実施形態の別の変形例によるアレイ型固体電解コンデンサを示す拡大縦断正面図である。

【図 8 0】図 7 9 の L X X X - L X X X 視断面図である。

【図 8 1】前記図 7 9 のアレイ型固体電解コンデンサの等価回路図である。

【図 8 2】前記第 4 の実施形態の更に別の変形例によるアレイ型固体電解コンデンサを示す拡大縦断正面図である。

【図 8 3】図 8 2 の L X X X I I I - L X X X I I I 視断面図である。

【図 8 4】前記図 8 2 のアレイ型固体電解コンデンサの等価回路図である。

【図 8 5】従来におけるコンデンサ素子を示す斜視図である。

【図 8 6】従来におけるコンデンサ素子の縦断正面図である。

【符号の説明】

1 1, 1 1 a, 1 1 b, 1 1 c

素材基板

1 2, 1 2 a, 1 2 b, 1 2 c

チップ基板

片

1 3, 1 3 a, 1 3 b, 1 3 c

切断線

1 4, 1 4 a, 1 4 b, 1 4 c

切断線

1 5, 1 5 a

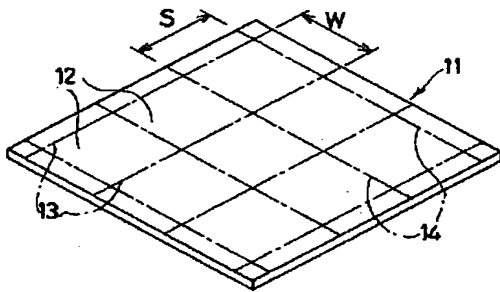
絶縁層

17
16, 16 a, 16 b, 16 c
19
20
21, 21 a, 21 b, 21 c
22, 22 a, 22 b, 22 c
23, 23 a, 23 b, 23 c
層
24, 24 a, 24 b, 24 c

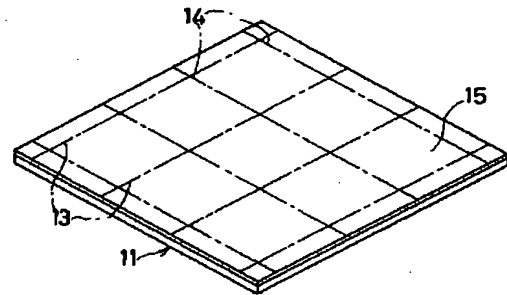
接合孔
型枠層
成形孔
チップ体
誘電体膜
固体電解質
コンデンサ

素子
25, 25 a, 25 b, 25 c
27, 27 a, 27 b, 27 c
電極膜
28, 28 a, 28 b, 28 c
電極膜
30, 30 a, 30 b, 30 c
被覆樹脂
陰極用端子
陽極用端子
アレイ型固
体電解コンデンサ

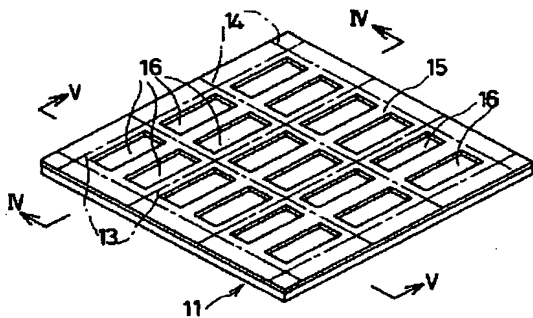
【図 1】



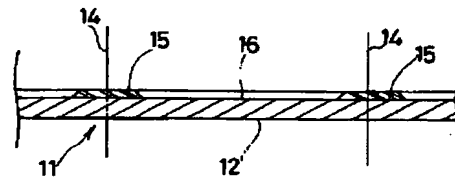
【図 2】



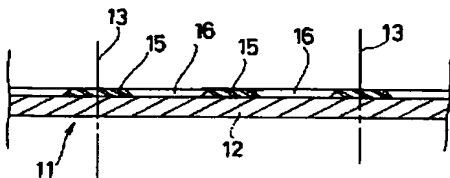
【図 3】



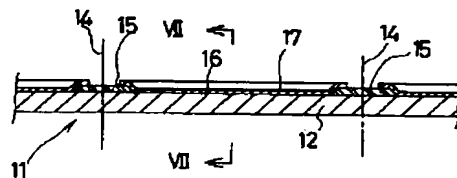
【図 4】



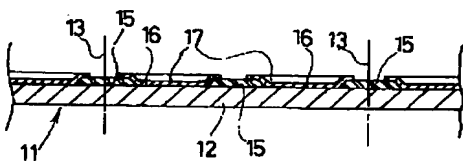
【図 5】



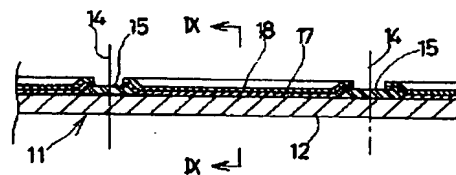
【図 6】



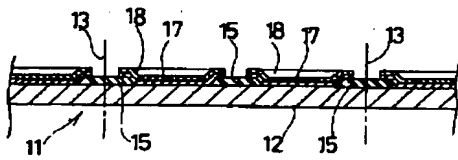
【図 7】



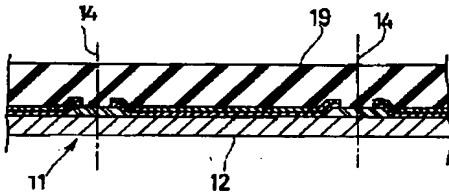
【図 8】



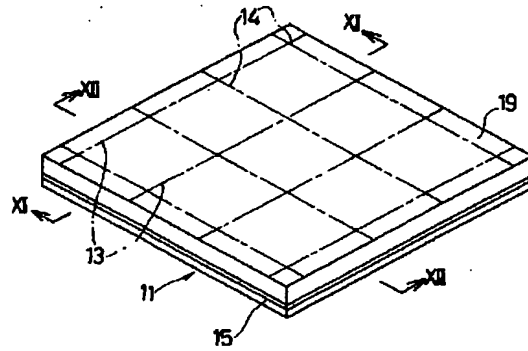
【図 9】



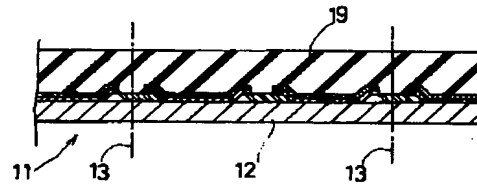
【図 11】



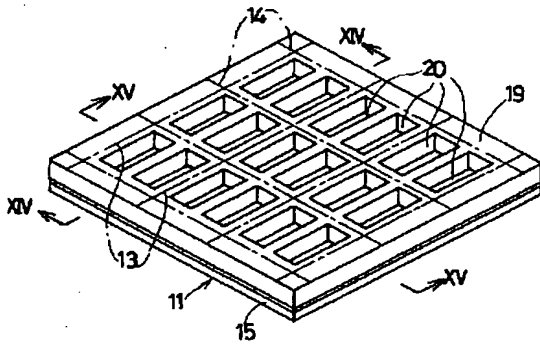
【図 10】



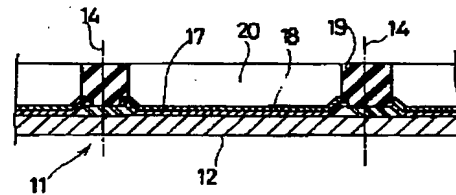
【図 12】



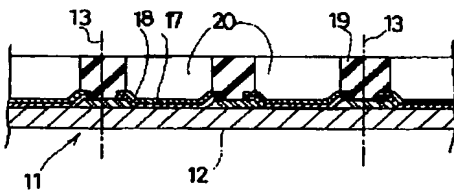
【図 13】



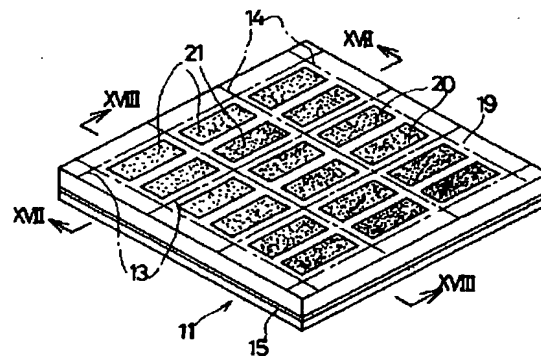
【図 14】



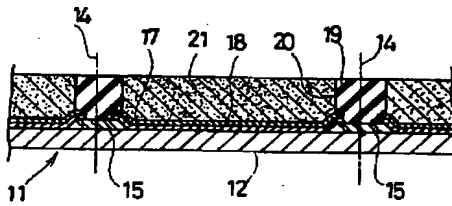
【図 15】



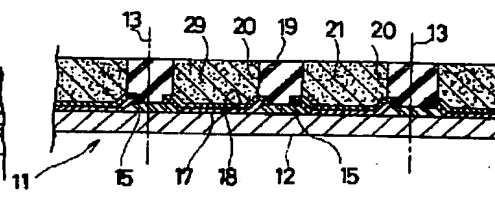
【図 16】



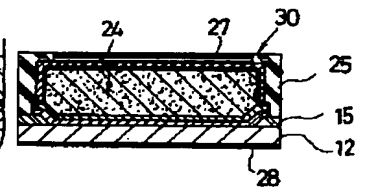
【図 17】



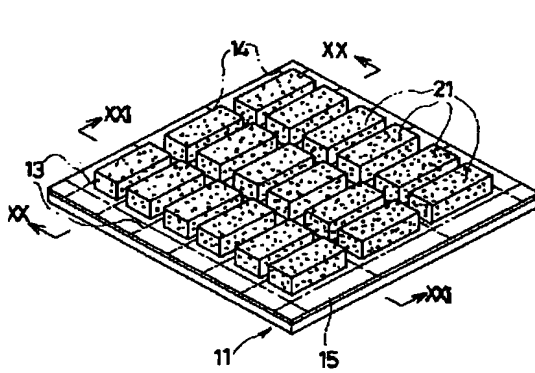
【図 18】



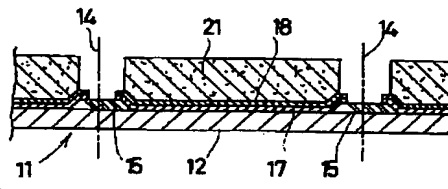
【図 35】



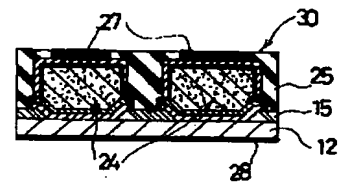
【図 19】



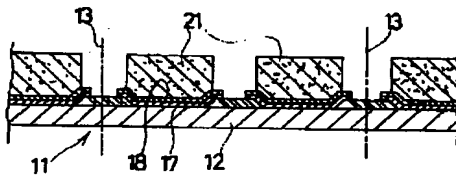
【図 20】



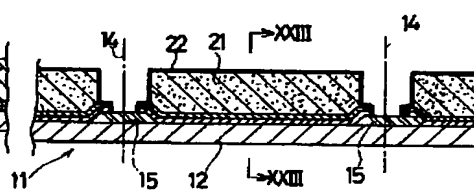
【図 36】



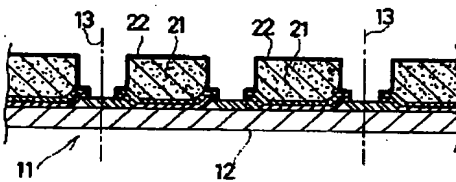
【図 21】



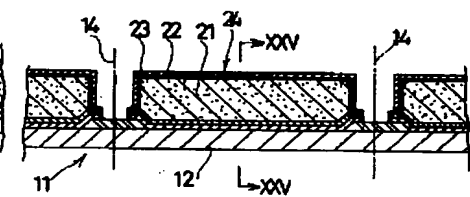
【図 22】



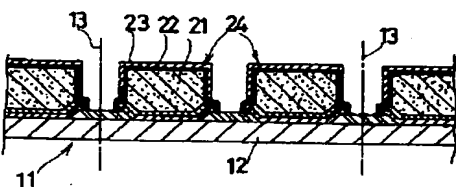
【図 23】



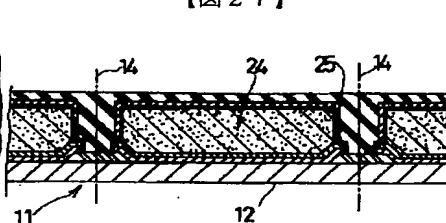
【図 24】



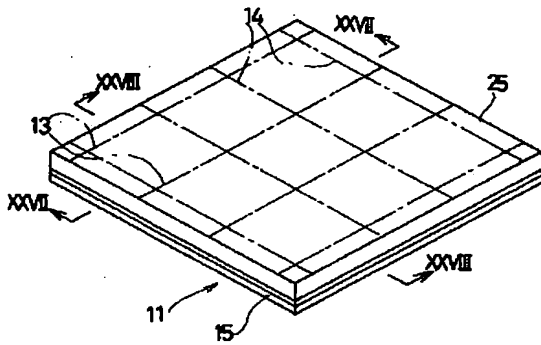
【図 25】



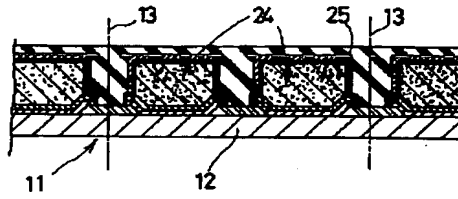
【図 27】



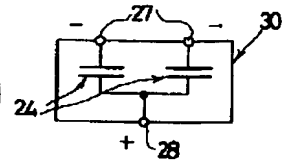
【図 26】



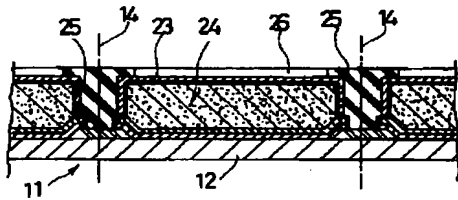
【図 28】



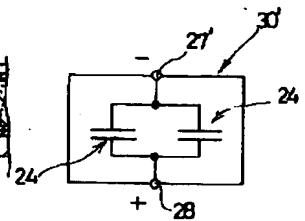
【図 37】



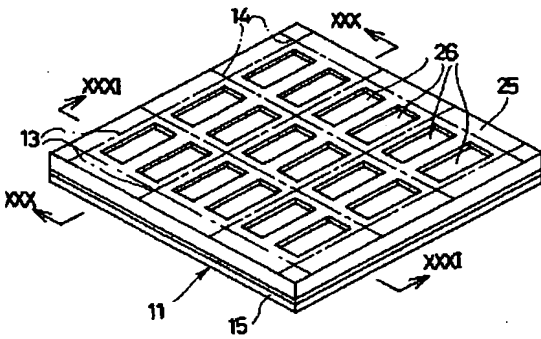
【図 30】



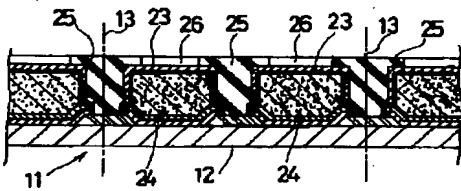
【図 40】



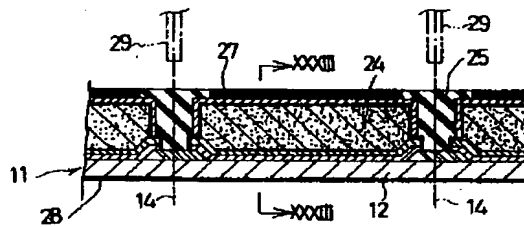
【図 29】



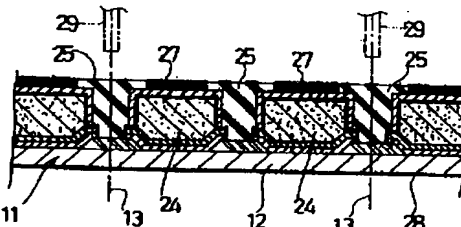
【図 31】



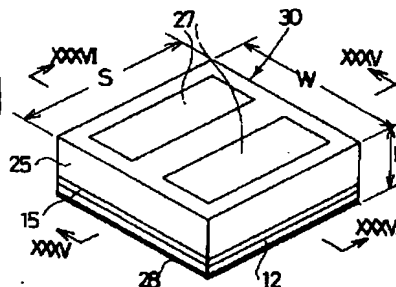
【図 32】



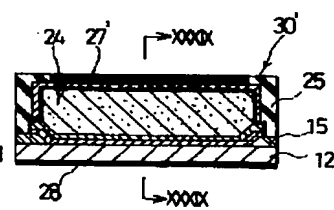
【図 33】



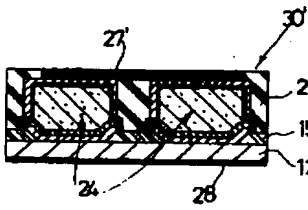
【図 34】



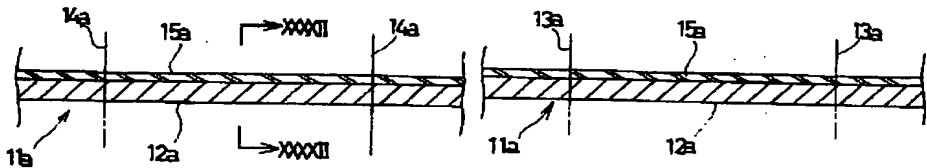
【図 38】



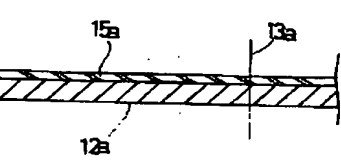
【図 39】



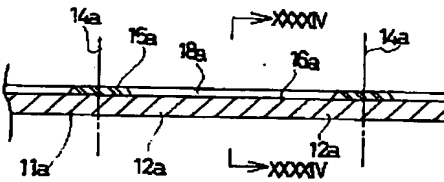
【図 41】



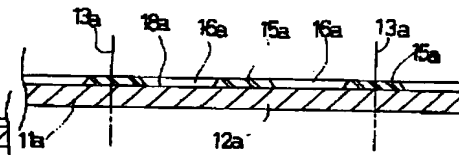
【図 42】



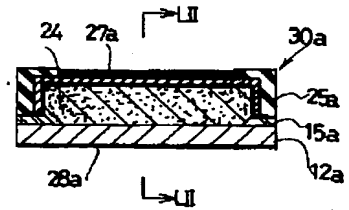
【図 43】



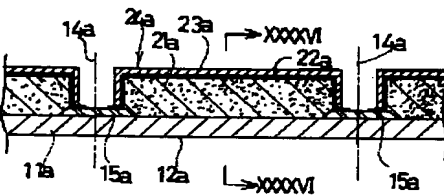
【図 44】



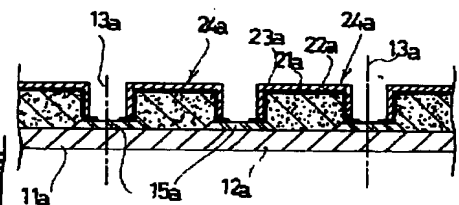
【図 51】



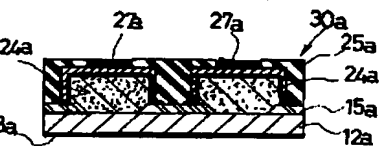
【図 45】



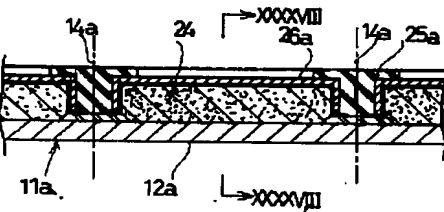
【図 46】



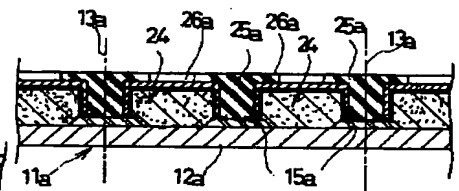
【図 52】



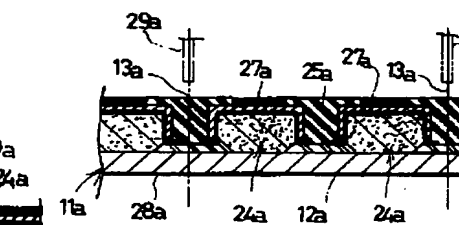
【図 47】



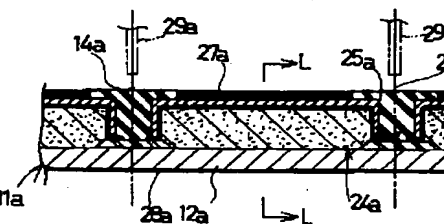
【図 48】



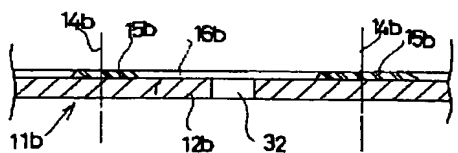
【図 50】



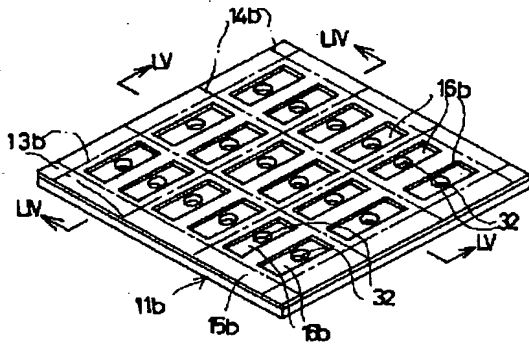
【図 49】



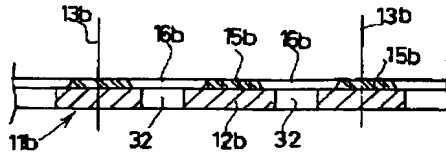
【図 54】



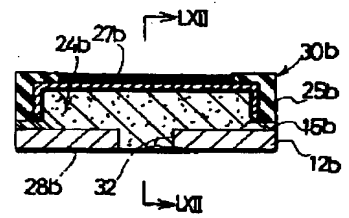
【図 53】



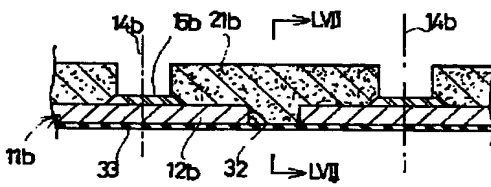
【図 55】



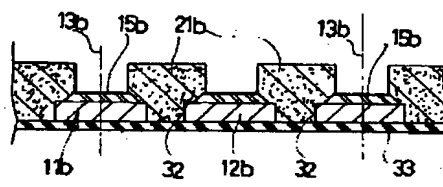
【図 62】



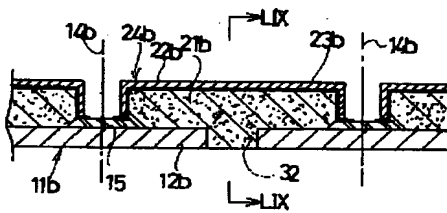
【図 56】



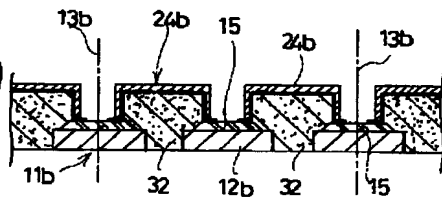
【図 57】



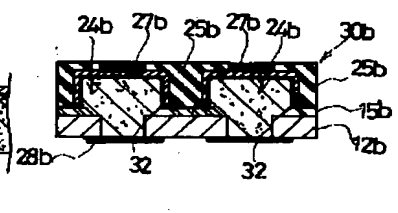
【図 58】



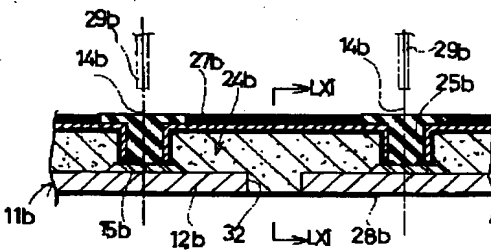
【図 59】



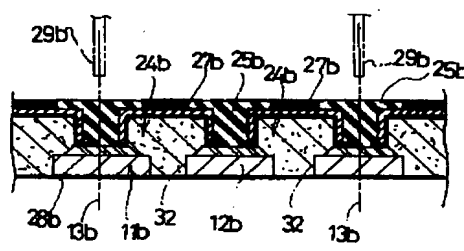
【図 63】



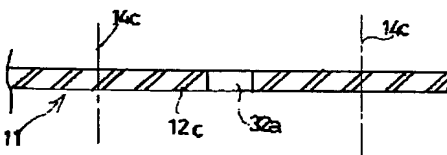
【図 60】



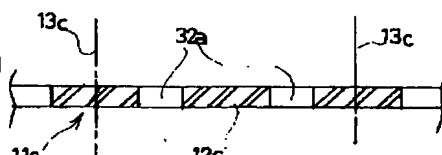
【図 61】



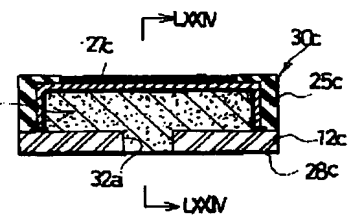
【図 65】



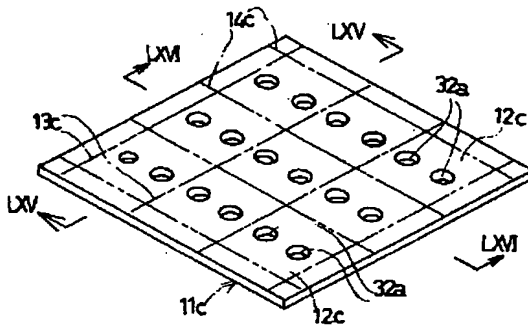
【図 66】



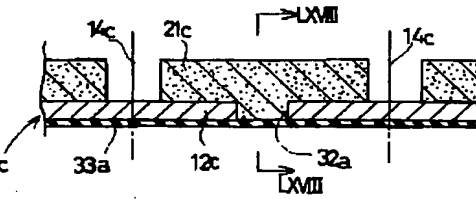
【図 73】



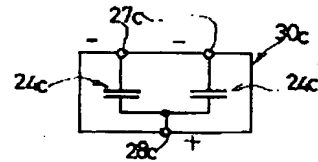
【図 6 4】



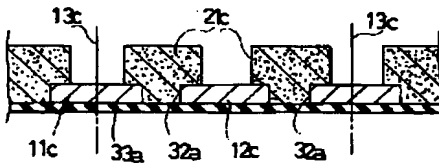
【図 6 7】



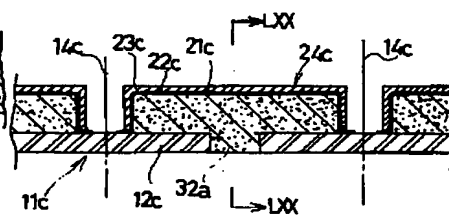
【図 7 5】



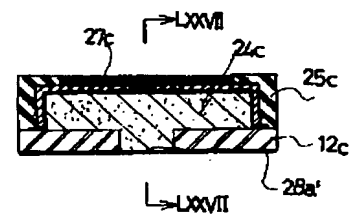
【図 6 8】



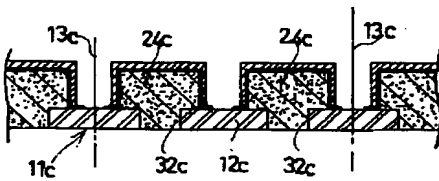
【図 6 9】



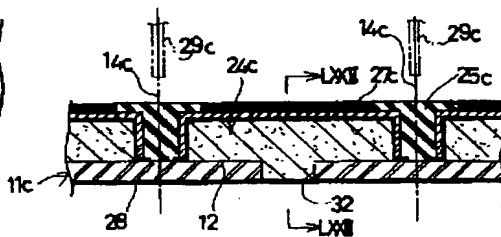
【図 7 6】



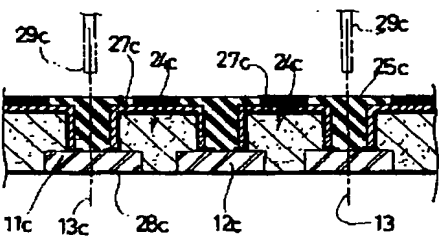
【図 7 0】



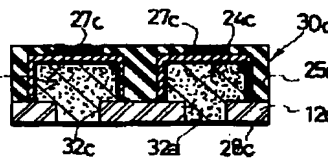
【図 7 1】



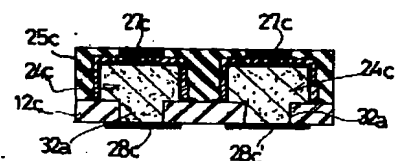
【図 7 2】



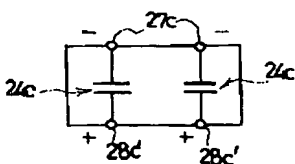
【図 7 4】



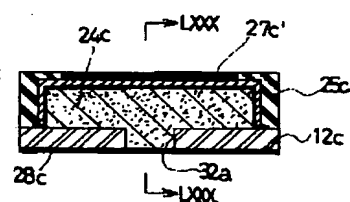
【図 7 7】



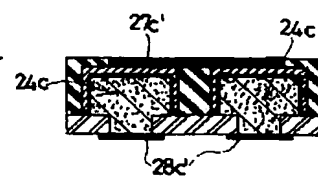
【図 7 8】



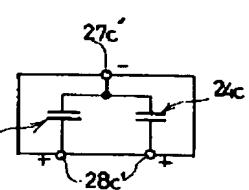
【図 7 9】



【図 8 0】



【図 8 1】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.